Materiały do przedmiotu:

STEROWNIKI PLC I SIECI PRZEMYSŁOWE

Laboratorium nr 2

Autor:

dr inż. Łukasz Sobaszek

Fundusze Europejskie dla Rozwoju Społecznego

Rzeczpospolita Polska

Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Spis treści

Wprowadzenie, tematyka zajęć **3**
Cel ćwiczenia/laboratorium **4**
Instrukcja laboratoryjna/ćwiczeniowa **5**
Ćwiczenia samodzielne **10**
Pytania pomocnicze **13**
Podsumowanie **14**
Literatura **14**

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

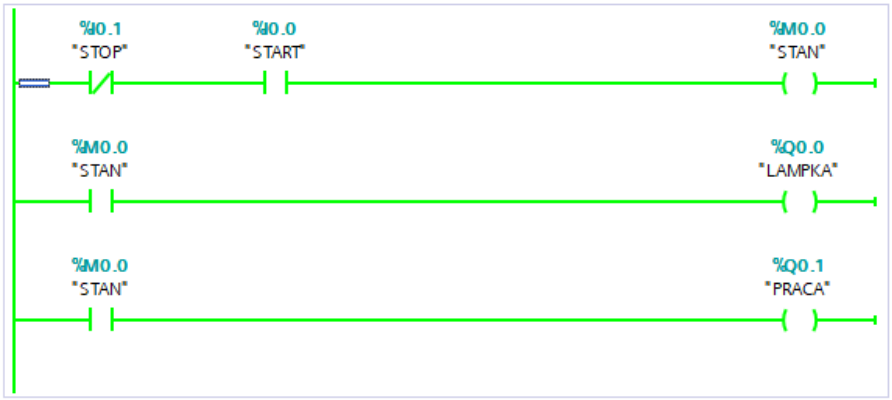
Wprowadzenie, tematyka zajęć

Obsługa wejść i wyjść sterownika – wykorzystanie zmiennych przypisanych do pamięci wewnętrznej sterownika

Sterowniki PLC podczas realizacji programu, oprócz zmiennych przypisanych do wejść i wyjść fizycznych sterownika, mogą wykorzystywać również zmienne przechowywane w jego pamięci wewnętrznej. Wejścia cyfrowe, oznaczane najczęściej symbolem I, służą do odczytu stanów sygnałów doprowadzonych do sterownika, natomiast wyjścia Q umożliwiają sterowanie podłączonymi urządzeniami wykonawczymi. Oprócz nich istnieją także bity pamięci wewnętrznej oznaczane jako M.

Podczas tworzenia bardziej rozbudowanych programów zachodzi często potrzeba zapamiętania określonego stanu logicznego lub wykorzystania wyniku działania fragmentu programu w jego dalszej części. W tym celu można wykorzystać właśnie obszar pamięci wewnętrznej sterownika oznaczany symbolem M. Bity pamięci M są zmiennymi przechowywanymi w pamięci wewnętrznej sterownika PLC. Tego typu elementy określane są terminami: *markery*, *memory bits* oraz *flagi*.

Bity pamięci M mogą przyjmować stan logiczny 0 lub 1 i służą m.in. do zapamiętywania stanów pośrednich oraz wyników operacji logicznych. Nie są one bezpośrednio powiązane z fizycznymi wejściami lub wyjściami sterownika. Oznacza to, że to programista – łącząc je z odpowiednimi stykami i cewkami – przypisuje im odpowiedni stan i wykorzystuje w opracowywanym programie (rysunek 1).



Rysunek 1. Fragment programu w języku LAD z wykorzystaniem bitów pamięci.

Rysunek 1 przedstawia schemat programu sterownika PLC w języku drabinkowym LAD, składający się z trzech poziomych szczebli. Pierwszy szczebel zawiera styk normalnie

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

zamknięty STOP (I0.1), styk normalnie otwarty START (Q0.0) oraz cewkę bitu pamięci STAN (M0.0). Drugi i trzeci szczebel wykorzystują styki normalnie otwarte bitu M0.0 do sterowania odpowiednio wyjściem LAMPKA (Q0.0) oraz PRACA (Q0.1). Zielony kolor linii wskazuje aktywne fragmenty programu.

Takie rozwiązanie ułatwia sterowanie poszczególnymi elementami układu oraz umożliwia definiowanie dodatkowych, niezależnych warunków ich działania poprzez zastosowanie odpowiednich elementów języka LAD.

Ważne!

Bity pamięci wewnętrznej M adresuje się analogicznie do wejść i wyjść sterownika PLC. W adresie zamiast liter I lub Q stosuje się wielką literę M, po której podaje się odpowiedni adres bitowy, np. M0.0, M0.1 lub M1.0.

Wykorzystanie bitów pamięci M pozwala m.in. na przechowywanie stanów pośrednich, tworzenie pomocniczych warunków logicznych oraz przekazywanie wyników pomiędzy poszczególnymi fragmentami programu.

Istotnym elementem wykorzystania bitów M w praktyce jest zastosowanie instrukcji typu SET i RESET. Instrukcja SET powoduje ustawienie wskazanego bitu pamięci w stan logiczny 1, który pozostaje zapamiętany również po zaniku sygnału wywołującego. Instrukcja RESET umożliwia jego ponowne wyzerowanie. Rozwiązanie takie pozwala na przechowywanie informacji o wystąpieniu określonego zdarzenia i wykorzystanie jej w dalszej części programu sterującego.

Cel ćwiczenia/laboratorium

Celem ćwiczenia jest zapoznanie z zasadami obsługi wejść i wyjść sterownika PLC oraz sposobem wykorzystania zmiennych przypisanych do jego pamięci wewnętrznej. W ramach zajęć student pozna zasady stosowania bitów pamięci M, instrukcji SET/RESET oraz możliwości ich wykorzystania do zapamiętywania stanów logicznych i wyników operacji pośrednich.

Realizacja ćwiczenia pozwoli na zdobycie umiejętności samodzielnego tworzenia, uruchamiania oraz sprawdzania poprawności działania programów wykorzystujących wejścia i wyjścia sterownika oraz bity pamięci. Zdobyta wiedza i umiejętności stanowić będą

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

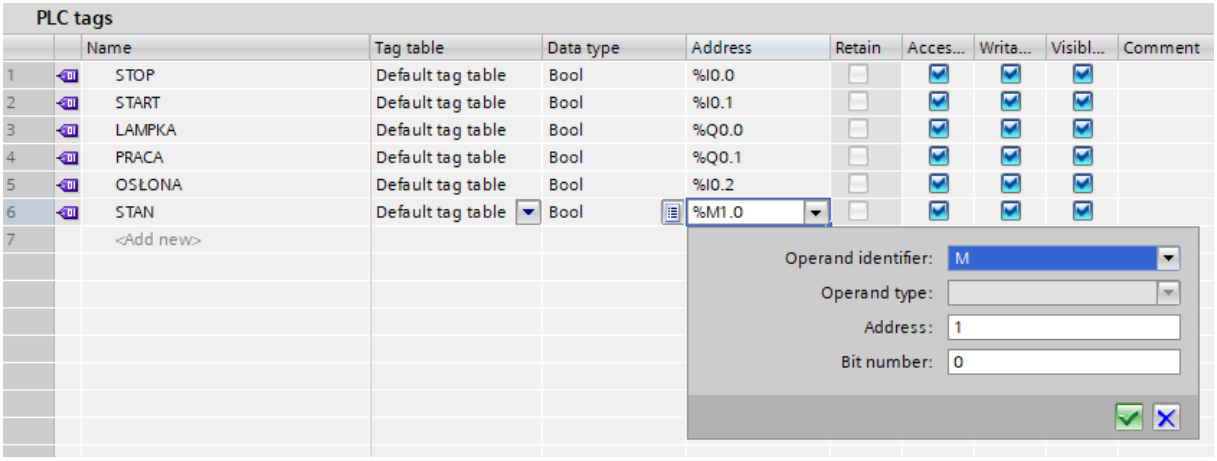
podstawę do realizacji bardziej złożonych algorytmów sterowania wymagających przechowywania i wykorzystywania informacji o stanie procesu.

Samodzielna realizacja oraz weryfikacja przygotowanych programów ma na celu kształtowanie dokładności, odpowiedzialności oraz profesjonalnego podejścia do rozwiązywania zadań inżynierskich.

Instrukcja laboratoryjna/ćwiczeniowa

Deklarowanie bitów pamięci M

W celu wykorzystania bitów pamięci wewnętrznej M w programie sterownika PLC należy je wcześniej odpowiednio zadeklarować i zdefiniować. Czynność tę wykonuje się w tabeli zmiennych sterownika (*PLC Tags*) w środowisku TIA Portal, analogicznie do zmiennych przypisanych do fizycznych wejść i wyjść. Podczas definiowania zmiennej należy określić jej nazwę symboliczną, typ danych BOOL oraz odpowiedni adres w obszarze pamięci M, np. %M1.0. Przykład konfiguracji bitów pamięci wewnętrznej przedstawiono na rysunku 2.



Rysunek 2. Przypisanie bitu pamięci do zmiennej w tablicy.

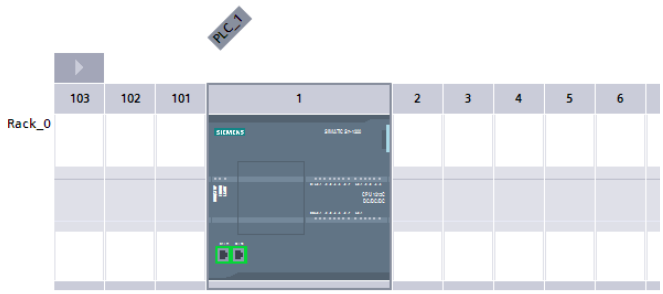
Specjalne bity pamięci M

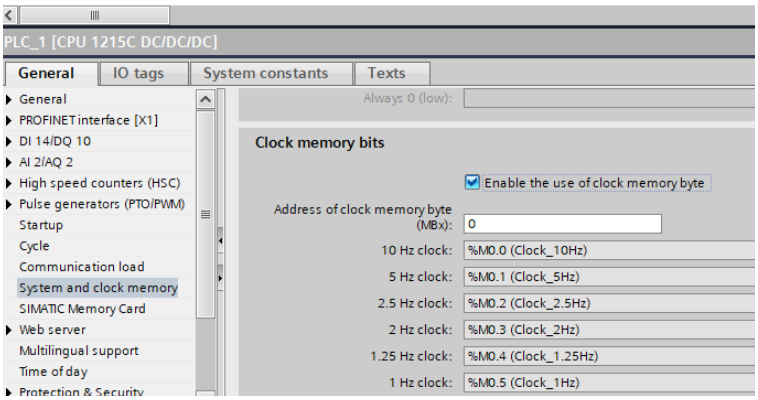
W sterownikach PLC dostępne są również specjalne bity pamięci zegarowej (*Clock Memory*), które umożliwiają generowanie cyklicznych sygnałów o określonej częstotliwości. W celu ich wykorzystania należy aktywować odpowiednią funkcję w ustawieniach sterownika, do których dostęp uzyskuje się poprzez dwukrotne kliknięcie jego ikony w widoku projektu. Następnie w oknie właściwości sterownika należy odnaleźć zakładkę *System and Clock*

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Memory i włączyć obsługę pamięci zegarowej za pomocą polecenia *Enable the use of clock memory byte* (rysunek 3).





Rysunek 3. Aktywacja specjalnych bitów pamięci M.

Po aktywacji funkcji *Clock Memory* bity M pamięci zegarowej pojawiają się w tabeli zmiennych sterownika (*PLC Tag table*), gdzie można sprawdzić ich adresy oraz przypisane częstotliwości przełączania (rysunek 3). Dzięki temu możliwe jest ich bezpośrednie wykorzystanie podczas tworzenia programu w języku LAD.

Ważne!

Bity pamięci zegarowej M zajmują domyślnie osiem kolejnych adresów – od M0.0 do M0.7. Podczas definiowania pozostałych zmiennych typu M należy unikać wykorzystywania tych samych adresów, aby nie dopuścić do konfliktów i nieprawidłowego działania programu sterującego.

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

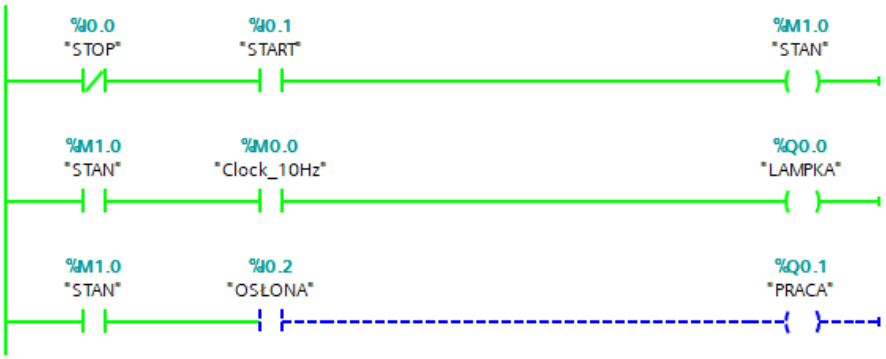
Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Default tag table

	Name	Data type	Address	Retain	Acces...	Writa...	Visibl...
1	STOP	Bool	%I0.0		☑	☑	☑
2	START	Bool	%I0.1		☑	☑	☑
3	LAMPKA	Bool	%Q0.0		☑	☑	☑
4	PRACA	Bool	%Q0.1		☑	☑	☑
5	OSŁONA	Bool	%I0.2		☑	☑	☑
6	STAN	Bool	%M1.0		☑	☑	☑
7	Clock_Byte	Byte	%MB0		☑	☑	☑
8	Clock_10Hz	Bool	%M0.0		☑	☑	☑
9	Clock_5Hz	Bool	%M0.1		☑	☑	☑
10	Clock_2.5Hz	Bool	%M0.2		☑	☑	☑
11	Clock_2Hz	Bool	%M0.3		☑	☑	☑
12	Clock_1.25Hz	Bool	%M0.4		☑	☑	☑
13	Clock_1Hz	Bool	%M0.5		☑	☑	☑
14	Clock_0.625Hz	Bool	%M0.6		☑	☑	☑
15	Clock_0.5Hz	Bool	%M0.7		☑	☑	☑
16	<Add new>				☑	☑	☑

Rysunek 4. Widok specjalnych bitów pamięci w tablicy zmiennych.

Aktywowane specjalne bity pamięci M (*Clock Memory*) można wykorzystać m.in. do sterowania oświetleniem sygnalizacyjnym maszyny lub układu sterowania. Dzięki cyklicznej zmianie ich stanów logicznych możliwe jest realizowanie funkcji migania lampek sygnalizacyjnych z określoną częstotliwością, bez konieczności stosowania dodatkowych układów czasowych (rysunek \5).



Rysunek 5. Wykorzystanie specjalnego bitu M0.0 do sterowania lampką sygnalizacyjną.

Rysunek 5 przedstawia schemat programu sterownika PLC w języku drabinkowym LAD, składający się z trzech poziomych szczebli. Pierwszy szczebel zawiera styk normalnie zamknięty STOP (I0.0), styk normalnie otwarty START (I0.1) oraz cewkę bitu pamięci STAN (M1.0). Drugi szczebel wykorzystuje styk normalnie otwarty STAN (M1.0) oraz sygnał zegarowy Clock_10Hz (M0.0) do sterowania wyjściem LAMPKA (Q0.0). Trzeci szczebel zawiera styki normalnie otwarte STAN (M1.0) i OSŁONA (I0.2), które sterują wyjściem PRACA (Q0.1). Zielony kolor linii wskazuje aktywne fragmenty programu, natomiast niebieski oznacza brak przepływu sygnału logicznego. Takie rozwiązanie umożliwia definiowanie odrębnych

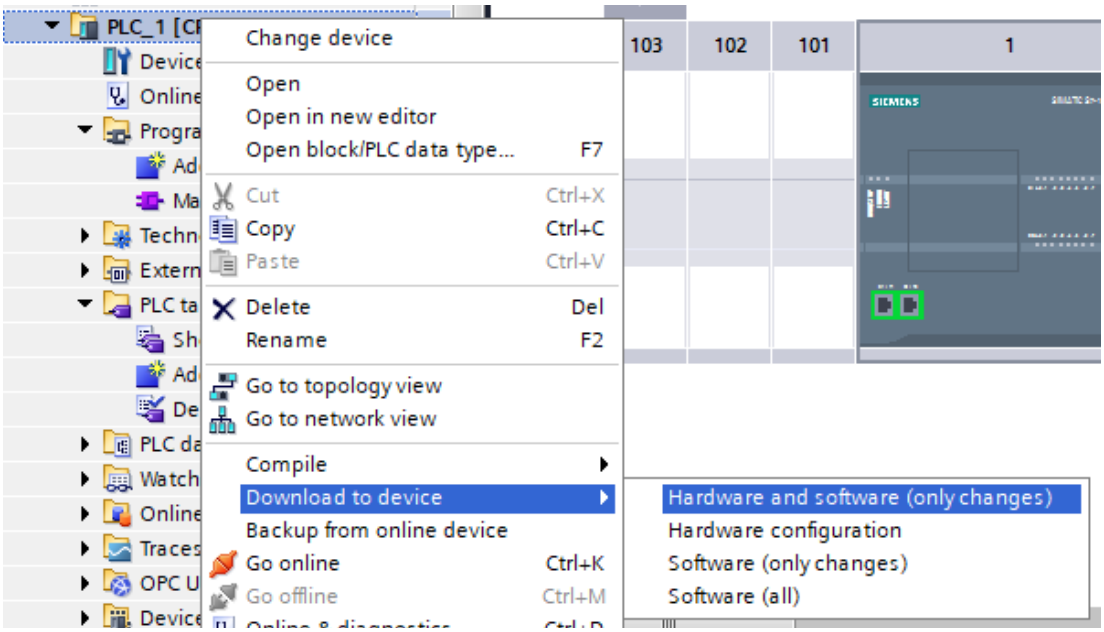
Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

warunków działania poszczególnych elementów układu przy jednoczesnym wykorzystaniu wspólnego sygnału sterującego.

Ważne!

W celu weryfikacji działania programu wykorzystującego standardowe i specjalne bity pamięci M należy wgrać do sterownika PLC zarówno program, jak i jego konfigurację sprzętową. W tym celu należy kliknąć prawym przyciskiem myszy nazwę sterownika w drzewie projektu, znajdującym się po lewej stronie środowiska TIA Portal, a następnie wybrać opcję *Download to device → Hardware and software (only changes)*. Pozwala to na przesłanie do sterownika zmian w konfiguracji pamięci zegarowej oraz opracowanym programie (rysunek 6).



Rysunek 6. Wgrywanie konfiguracji sprzętowej i programu do sterownika

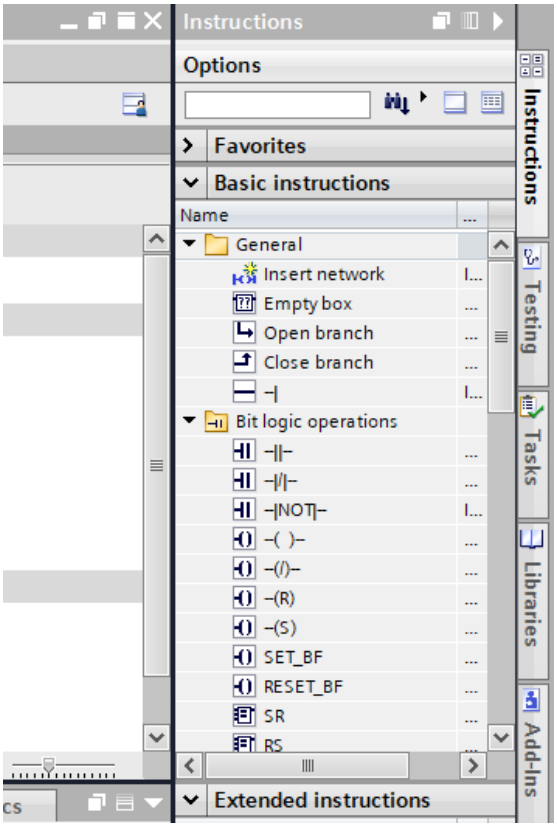
Uzupełnieniem wykorzystania bitów pamięci M są cewki SET i RESET, umożliwiające ustawianie i zerowanie ich stanów logicznych. Cewka SET ustawia wskazany bit w stan logiczny 1, który pozostaje zapamiętany nawet po zaniku sygnału sterującego, natomiast cewka RESET przywraca jego stan do wartości 0. Elementy te można dodać do programu w języku LAD, wybierając odpowiednie instrukcje z biblioteki elementów znajdującej się po prawej stronie okna programowania w środowisku TIA Portal (rysunek 7).

Cewki typu SET i RESET umieszcza się w programie w języku LAD analogicznie do standardowych cewek, przeciągając je na odpowiednie szczeble schematu drabinkowego.

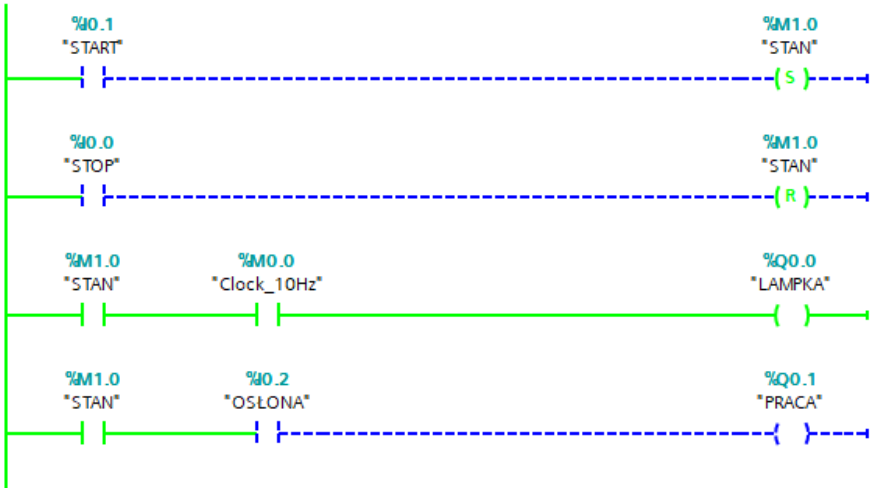
Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Przypisywanie zmiennych do tych cewek odbywa się w taki sam sposób jak w przypadku typowych cewek wyjściowych.



Rysunek 7. Biblioteka elementów języka LAD wykorzystywanych w procesie programowania



Rysunek 8. Program LAD wykorzystujący styki SET i RESET.

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Rysunek 7 przedstawia schemat programu sterownika PLC w języku drabinkowym LAD, składający się z czterech poziomych szczebli. Pierwszy szczebel zawiera styk normalnie otwarty START (I0.1) oraz cewkę SET ustawiającą bit pamięci STAN (M1.0). Drugi szczebel wykorzystuje styk normalnie otwarty STOP (I0.0) oraz cewkę RESET zerującą bit STAN (M1.0). Trzeci szczebel zawiera styki normalnie otwarte STAN (M1.0) i Clock_10Hz (M0.0), które sterują wyjściem LAMPKA (Q0.0). Czwarty szczebel wykorzystuje styki normalnie otwarte STAN (M1.0) i OSŁONA (I0.2) do sterowania wyjściem PRACA (Q0.1). Zielony kolor linii wskazuje aktywne fragmenty programu, natomiast niebieski oznacza brak przepływu sygnału logicznego.

Ważne!

Należy rozróżniać fizyczny typ styku przycisku (NO/NC) od rodzaju styku zastosowanego w programie LAD. Przycisk STOP może być fizycznie normalnie otwarty (NO) lub normalnie zamknięty (NC), a sposób jego obsługi w programie zależy od przyjętej logiki sterowania. W przypadku cewek SET/RESET należy odpowiednio dobrać warunek RESET, aby naciśnięcie przycisku STOP powodowało wyzerowanie sterowanego bitu. W obwodach związanych z bezpieczeństwem należy stosować odpowiednie rozwiązania sprzętowe i układy bezpieczeństwa.

Ćwiczenia samodzielne

Ćwiczenie nr 1

Wykorzystując poznane zagadnienia opracuj program w języku LAD umożliwiający sterowanie częstotliwością migania ośmiu lampek sygnalizacyjnych z wykorzystaniem bitów pamięci zegarowej sterownika PLC. Układ powinien umożliwiać wybór jednego z trzech trybów pracy za pomocą przycisków sterujących (rysunek 9).

Układ powinien działać w następujący sposób:

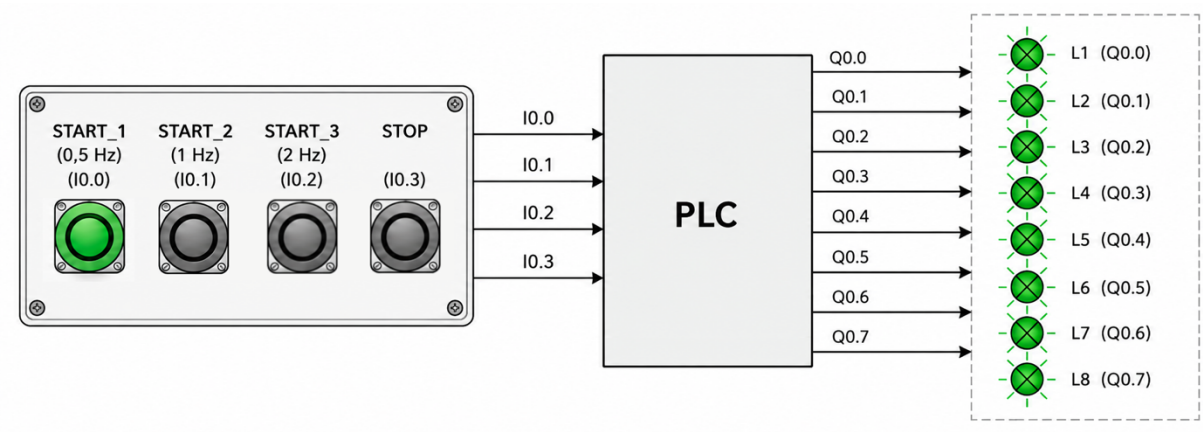
- Przycisk START_1 uruchamia miganie wszystkich lampek z częstotliwością 0,5 Hz.
- Przycisk START_2 uruchamia miganie wszystkich lampek z częstotliwością 1 Hz.
- Przycisk START_3 uruchamia miganie wszystkich lampek z częstotliwością 2 Hz.
- Wybrany tryb pracy powinien zostać zapamiętany z wykorzystaniem bitów pamięci M oraz instrukcji SET i RESET.

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

- Naciśnięcie przycisku odpowiadającego innemu trybowi powinno automatycznie wyłączyć poprzedni tryb i uruchomić nowy.
- Naciśnięcie przycisku STOP powinno wyłączyć wszystkie lampki i zakończyć pracę układu.

Podpowiedź: Do realizacji zadania wykorzystać odpowiednio skonfigurowane bity pamięci zegarowej (Clock Memory) oraz pomocnicze bity pamięci M. Należy zapewnić, aby w danym momencie aktywny był tylko jeden tryb pracy.



Rysunek 9. Schemat funkcjonalny układu wraz z wizualizacją jego działania.

Tabela 1. Lista sygnałów do realizacji ćwiczenia.

Lista sygnałów		
Nazwa	**Adres**	**Komentarz**
START_1	I0.0	Przycisk uruchomienia trybu 1
START_2	I0.1	Przycisk uruchomienia trybu 2
START_3	I0.2	Przycisk uruchomienia trybu 3
STOP	I0.3	Przycisk zatrzymujący pracę układu
LAMPKA_1	Q0.0	Lampka sygnalizacyjna nr 1
LAMPKA_2	Q0.1	Lampka sygnalizacyjna nr 2
LAMPKA_3	Q0.2	Lampka sygnalizacyjna nr 3
LAMPKA_4	Q0.3	Lampka sygnalizacyjna nr 4
LAMPKA_5	Q0.4	Lampka sygnalizacyjna nr 5
LAMPKA_6	Q0.5	Lampka sygnalizacyjna nr 6
LAMPKA_7	Q0.6	Lampka sygnalizacyjna nr 7
LAMPKA_8	Q0.7	Lampka sygnalizacyjna nr 8

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

Ćwiczenie nr 2

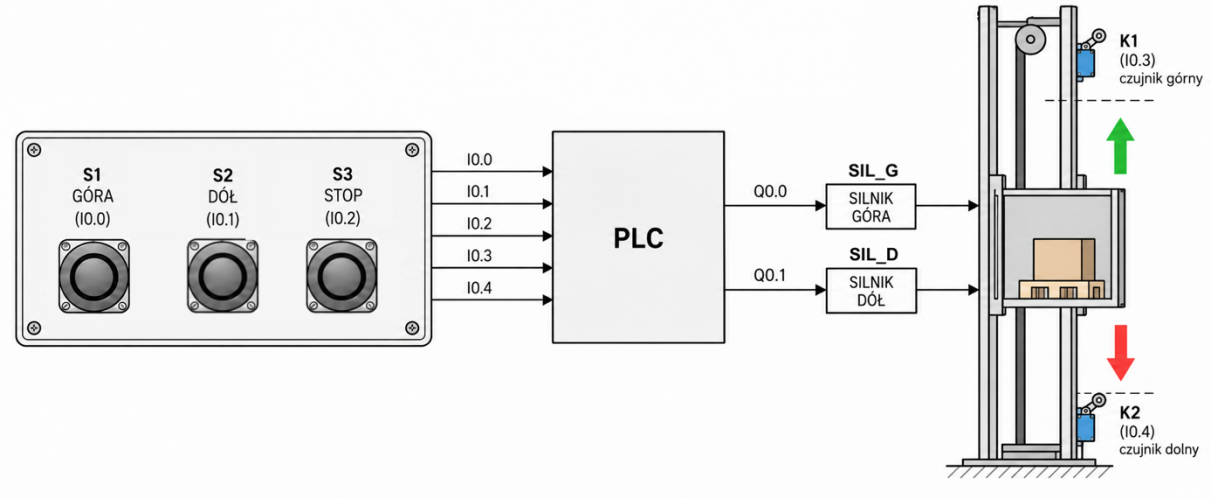
Wykorzystując poznane zagadnienia wykonaj w języku LAD program umożliwiający sterowanie podnośnikiem przemysłowym przemieszczającym ładunki pomiędzy dwoma poziomami (rysunek 10). Program powinien wykorzystywać bity pamięci wewnętrznej (M) sterownika PLC do zapamiętywania kierunku ruchu podnośnika oraz realizacji blokad logicznych.

Założenia do realizacji zadania:

- Naciśnięcie przycisku S1 powoduje uruchomienie podnośnika i rozpoczęcie ruchu w górę.
- Naciśnięcie przycisku S2 powoduje uruchomienie podnośnika i rozpoczęcie ruchu w dół.
- Po naciśnięciu przycisku S1 lub S2 podnośnik powinien kontynuować ruch w wybranym kierunku również po zwolnieniu przycisku.
- Osiągnięcie górnego położenia, sygnalizowane przez czujnik krańcowy K1, powinno automatycznie zatrzymać ruch podnośnika w górę.
- Osiągnięcie dolnego położenia, sygnalizowane przez czujnik krańcowy K2, powinno automatycznie zatrzymać ruch podnośnika w dół.
- Naciśnięcie przycisku S3 powinno zatrzymać podnośnik niezależnie od aktualnego kierunku ruchu i uruchomić lampkę LA sygnalizującą awaryjne zatrzymanie.
- Program powinien uniemożliwiać jednoczesne uruchomienie ruchu w górę i w dół. Zmiana kierunku powinna być możliwa wyłącznie po wcześniejszym zatrzymaniu podnośnika.
- Do zapamiętywania aktualnego kierunku ruchu wykorzystać odpowiednie bity pamięci M oraz instrukcje SET i RESET.

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00



Rysunek 10. Schemat funkcjonalny układu wraz z wizualizacją jego działania.

Tabela 2. Lista sygnałów do realizacji ćwiczenia.

Lista sygnałów		
Nazwa	**Adres**	**Komentarz**
S1	I0.0	Włącznik – ruch podnośnika w górę
S2	I0.1	Włącznik – ruch podnośnika w dół
STOP	I0.2	Włącznik zatrzymania awaryjnego
K1	I0.3	Czujnik górny (wyłącznik krańcowy)
K2	I0.4	Czujnik dolny (wyłącznik krańcowy)
SIL_G	Q0.0	Praca silnika – ruch podnośnika w górę
SIL_D	Q0.1	Praca silnika – ruch podnośnika w dół
LA	Q0.7	Lampka awaryjnego zatrzymania

Pytania pomocnicze

1. Czym są bity pamięci wewnętrznej M i jakie pełnią funkcje w sterownikach PLC?
2. W jaki sposób adresuje się bity pamięci M w środowisku TIA Portal?
3. Czym różnią się bity pamięci M od fizycznych wejść i wyjść sterownika PLC?
4. Jakie korzyści wynikają z zastosowania bitów pamięci M w rozbudowanych programach sterowania?

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00

5. Jakie mogą być konsekwencje wielokrotnego przypisywania wartości do tego samego bitu M w różnych fragmentach programu?
6. Na czym polega przesyłanie konfiguracji sprzętowej i programu do sterownika PLC z wykorzystaniem opcji Hardware and Software Download w środowisku TIA Portal?
7. Czym są specjalne bity pamięci zegarowej (Clock Memory) w sterownikach PLC Siemens, w jaki sposób konfiguruje się je w środowisku TIA Portal i do jakich celów można je wykorzystać?
8. Na czym polega działanie instrukcji SET i RESET?
9. W jaki sposób instrukcje SET i RESET umożliwiają zapamiętanie informacji o wystąpieniu określonego zdarzenia?

Podsumowanie

Podczas zajęć laboratoryjnych przedstawiono możliwości wykorzystania bitów pamięci wewnętrznej (M) sterownika PLC do przechowywania stanów logicznych oraz realizacji pomocniczych funkcji sterujących. Poznano zasady stosowania instrukcji SET i RESET, a także wykorzystania specjalnych bitów pamięci zegarowej (*Clock Memory*) w programach opracowywanych w języku LAD. W ramach ćwiczenia doskonalono również umiejętności konfiguracji sterownika oraz przesyłania konfiguracji sprzętowej i programu sterującego z wykorzystaniem środowiska TIA Portal. Zdobyta wiedza i umiejętności stanowią podstawę do projektowania bardziej rozbudowanych układów sterowania, w których konieczne jest zapamiętywanie zdarzeń oraz realizacja zależności logicznych pomiędzy poszczególnymi fragmentami programu.

Literatura

1. Kasprzyk J., *Programowanie sterowników przemysłowych*, PWN, Warszawa 2017.
2. Kwiecień R., *Komputerowe systemy automatyki przemysłowej*, Helion, Gliwice 2013.
3. Siemens, *Przewodnik programowania dla S7-1200/S7-1500*, 2019.
4. Siemens, *Podręcznik pierwsze kroki z SIMATIC S7-1200 Easybook*, 2014.

Fundusze Europejskie dla Rozwoju Społecznego
Rzeczpospolita Polska
Dofinansowane przez Unię Europejską

Projekt współfinansowany ze środków Unii Europejskiej w ramach: FUNDUSZE EUROPEJSKIE DLA ROZWOJU SPOŁECZNEGO 2021-2027 (FERS) "POLLUB z nami nowoczesne technologie" FERS.01.05-IP.08-0319/23-00